

INSTITUT NATIONAL DES SCIENCES APPLIQUEES DE
TOULOUSE

2^{ème} Année MIC

**ENONCE DES TRAVAUX
DIRIGES**

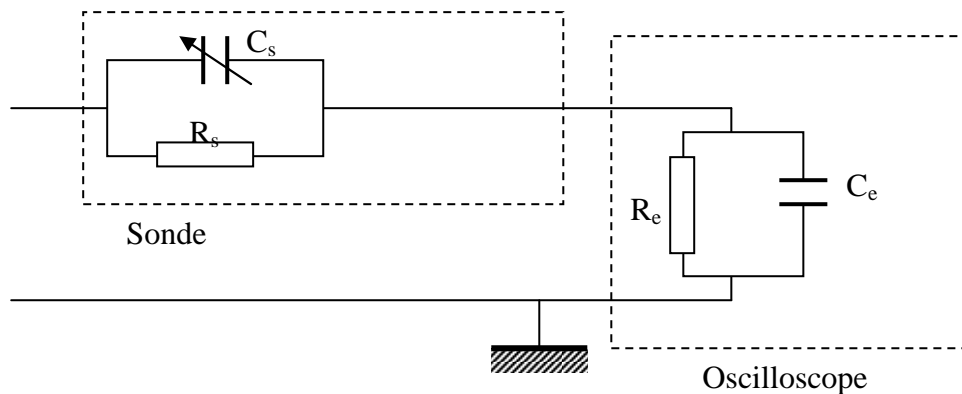
M. AIME, S. BEN DHIA, M. BONNET, A. BOYER, C. ESCRIBA,
J. Y. FOURNIOLS

2011 - 2012

Electronique analogique

Exercice analogique n°1 - Sonde atténuatrice d'oscilloscope

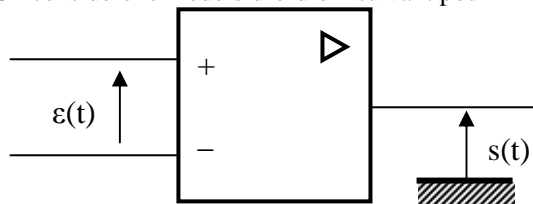
Une sonde de mesure est modélisée par une résistance R_s en parallèle avec une capacité réglable C_s . L'entrée de l'oscilloscope correspond également à un circuit composé d'une résistance R_e en parallèle avec une capacité C_e .



- 1) **Sonde atténuée 10x :** Déterminez le couple C_s et R_s en fonction de R_e et C_e pour qu'un signal périodique appliqué en entrée ne soit pas déformé, et atténué d'un facteur k , $k>1$.
AN : $C_e = 20\text{pF}$, $R_e = 1\text{M}\Omega$ et $k=10$.
- 2) Le câble de la sonde constitue en fait une capacité parasite de quelques pF inconnue modélisée par une capacité C_0 entre l'entrée de l'oscilloscope et la masse. La présence de cette capacité C_0 peut-elle nuire au bon fonctionnement de la sonde ?

Exercice analogique n°2 - Réponses temporelles d'un montage à AO / Stabilité

On considère le modèle d'ordre 1 suivant pour l'A.O :



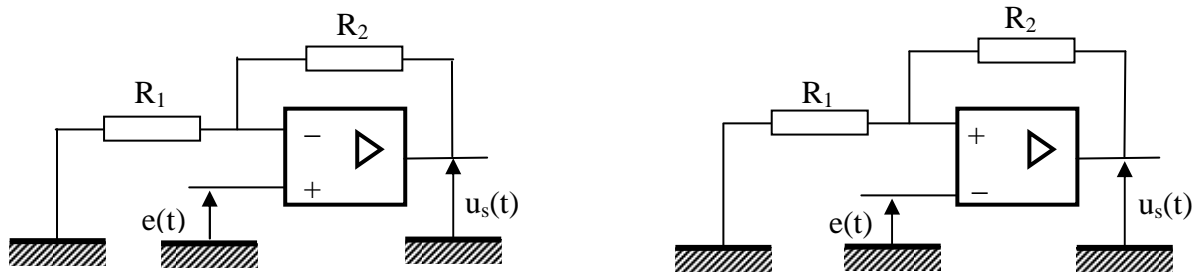
$$s(t) + \tau_c \frac{ds}{dt} = A_0 \varepsilon(t)$$

Avec $\tau_c \approx 1\text{ms}$ et $A_0 \approx 10^5$

Remarque : L'A.O idéal correspond à ce modèle avec $\tau_c \rightarrow 0$ et $A_0 \rightarrow \infty$.

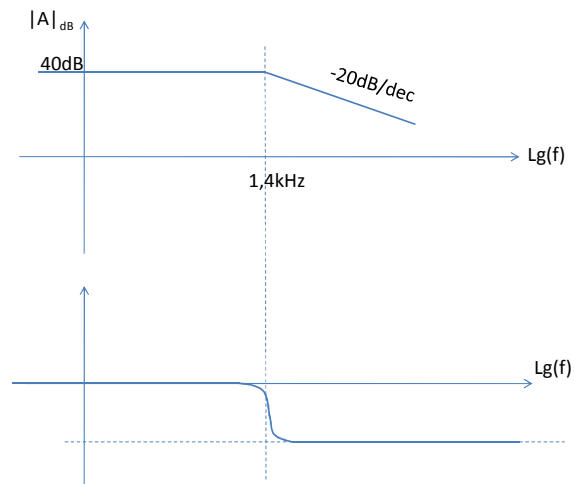
- 1) En utilisant les lois de Kirchhoff, déterminez pour les deux montages ci-dessous (ou déduire des résultats de l'un d'entre eux) une équation différentielle entre $e(t)$, $u_s(t)$ et sa dérivée première. Pour les ordres de grandeurs, prendre $R_1 \approx 1\text{k}\Omega$ et $R_2 \approx 47\text{k}\Omega$.
- 2) On applique un échelon de tension en entrée $e(t) = E.u(t)$. Résoudre l'équation différentielle et trouver la réponse temporelle dans les deux cas, pour $E = 10\text{mV}$. En particulier, préciser si l'état initial $u(t=0)$ influe sur l'évolution de $u(t)$.

- 3) Montrez que ce modèle permet de prendre en compte le phénomène de stabilité d'un montage à A.O.



Exercice analogique n°3 - Diagramme de Bode

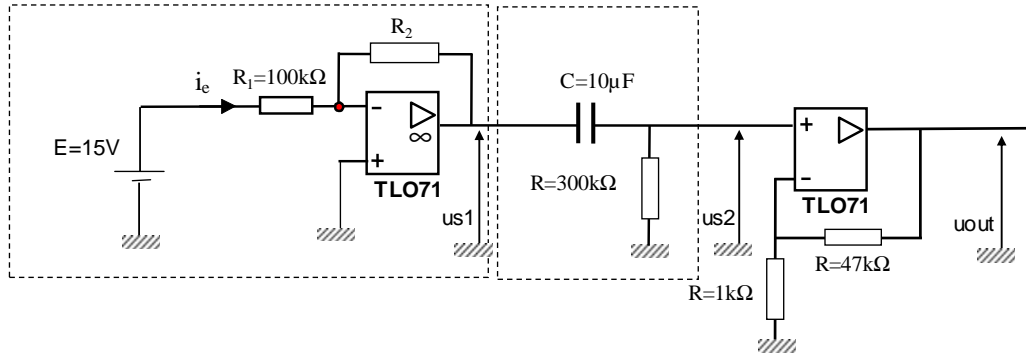
Un représentant vous a laissé la documentation ci-après (très sommaire mais suffisante) d'un amplificateur dont il vous a signifié que c'était un amplificateur d'ordre un, alimenté par des tensions $-10V$, $+10V$.



- 1) Identifier la fréquence de coupure à partir du tracé.
- 2) Donner l'expression de la fonction de transfert dans l'espace de Laplace en précisant la valeur du gain stationnaire et de la constante de temps de cet amplificateur.
- 3) A partir de quelle fréquence (que vous pouvez calculer avec précision) cet amplificateur n'amplifiera plus ?
- 4) Quelle est la valeur maximale du signal d'entrée que vous pourrez mettre en entrée de cet amplificateur sans risque de saturation en amplitude ?
- 5) Donner l'expression exacte du signal de sortie $s(t)$ pour un signal d'entrée exprimé en Volts : $e(t)=0,02 \sin(8796t)$.
- 6) Donner l'expression du signal de sortie lorsqu'on place à $t=0$ en entrée de cet amplificateur une pile de tension $1.5V$.
- 7) Calculer le temps avant saturation en amplitude.

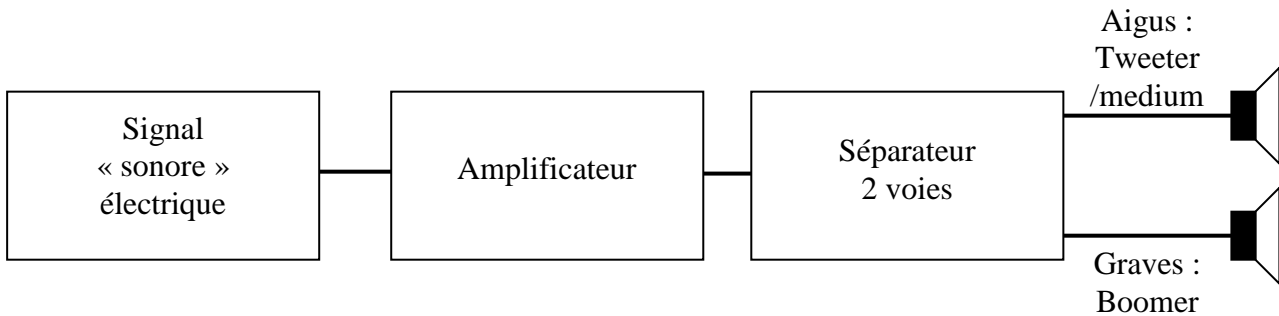
Exercice analogique n°4 - Chaîne d'amplificateur

On considère le montage ci-dessous, qui représente une chaîne de mesure d'un capteur dont la résistance $R2$ varie selon la température, selon la loi $R2=R20 + \alpha T$, avec $R20 = 200k\Omega$ et α un paramètre exprimé en $k\Omega \cdot T^{-1}$; où T est exprimée en Kelvins. On souhaite détecter des variations de température de $5^\circ C$ autour de $7^\circ C$, pour détecter la rupture d'une chaîne du froid.



- 1) Analyser le montage en citant les montages reconnus.
- 2) Donner l'expression de us_1 en fonction de E en considérant idéal l'AO.
- 3) Calculer la fonction de transfert us_2/us_1 et la représenter dans le plan de Bode.
- 4) Pour un signal us_1 sinusoïdal, à partir de quelle valeur de fréquence, peut-on affirmer qu'au moins 95% de l'amplitude du signal d'entrée présenté sur us_1 sera transféré en us_2 .
- 5) Exprimer u_{out} en fonction de us_2 .
- 6) En considérant que le produit gain bande de l'AO du troisième étage est égal à 5MHz, ce dernier Montage, à partir de quelle valeur de fréquence on n'aurait que 95% du signal us_2 en sortie ?

Exercice analogique n°5 – Amplificateur audio



Les documents suivants puisés dans la gamme de produits de National Semiconductor proposent l'utilisation d'un amplificateur opérationnel LM 1875 comme amplificateur Audio 20W. Nous allons étudier le montage proposé en application après simplification.



July 2002

LM1875 20W Audio Power Amplifier

General Description

The LM1875 is a monolithic power amplifier offering very low distortion and high quality performance for consumer audio applications.

The LM1875 delivers 20 watts into a 4Ω or 8Ω load on ±25V supplies. Using an 8Ω load and ±30V supplies, over 30 watts of power may be delivered. The amplifier is designed to operate with a minimum of external components. Device overload protection consists of both internal current limit and thermal shutdown.

The LM1875 design takes advantage of advanced circuit techniques and processing to achieve extremely low distortion levels even at high output power levels. Other outstanding features include high gain, fast slew rate and a wide power bandwidth, large output voltage swing, high current capability, and a very wide supply range. The amplifier is internally compensated and stable for gains of 10 or greater.

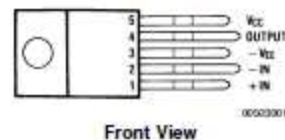
Features

- Up to 30 watts output power
- A_{VO} typically 90 dB
- Low distortion: 0.015%, 1 kHz, 20 W
- Wide power bandwidth: 70 kHz
- Protection for AC and DC short circuits
- Thermal protection with parole circuit
- High current capability: 4A
- Wide supply range 16V-60V
- Internal output protection diodes
- 94 dB ripple rejection
- Plastic power package TO-220

Applications

- High performance audio systems
- Bridge amplifiers
- Stereo phonographs
- Servo amplifiers
- Instrument systems

Connection Diagram



Front View

Electrical Characteristics

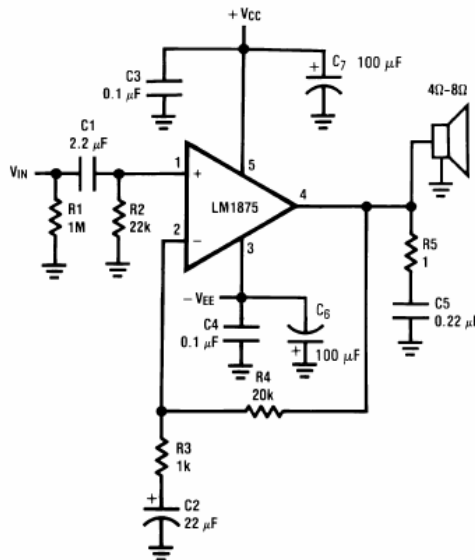
$V_{CC}=+25V$, $-V_{EE}=-25V$, $T_{AMBIENT}=25^{\circ}C$, $R_L=8\Omega$, $A_V=20$ (26 dB), $f_c=1$ kHz, unless otherwise specified.

Parameter	Conditions	Typical	Tested Limits	Units
Supply Current	$P_{OUT}=0W$	70	100	mA
Output Power (Note 2)	THD=1%	25		W
THD (Note 2)	$P_{OUT}=20W$, $f_c=1$ kHz	0.015		%
	$P_{OUT}=20W$, $f_c=20$ kHz	0.05	0.4	%
	$P_{OUT}=20W$, $R_L=4\Omega$, $f_c=1$ kHz	0.022		%
	$P_{OUT}=20W$, $R_L=4\Omega$, $f_c=20$ kHz	0.07	0.8	%
Offset Voltage		± 1	± 15	mV
Input Bias Current		± 0.2	± 2	μA
Input Offset Current		0	± 0.5	μA
Gain-Bandwidth Product	$f_c=20$ kHz	5.5		MHz
Open Loop Gain	DC	90		dB
PSRR	V_{CC} , 1 kHz, 1 Vrms	95	52	dB
	V_{EE} , 1 kHz, 1 Vrms	83	52	dB
Max Slew Rate	20W, 8 Ω , 70 kHz BW	8		V/ μs
Current Limit	$V_{OUT} = V_{SUPPLY} - 10V$	4	3	A
Equivalent Input Noise Voltage	$R_B=600\Omega$, CCIR	3		μV rms

Note 1: "Absolute Maximum Ratings" indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits.

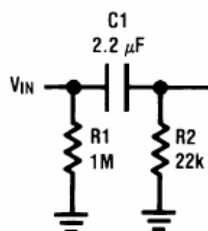
Note 2: Assumes the use of a heat sink having a thermal resistance of 1 $^{\circ}C/W$ and no insulator with an ambient temperature of 25 $^{\circ}C$. Because the output limiting circuitry has a negative temperature coefficient, the maximum output power delivered to a 4 Ω load may be slightly reduced when the tab temperature exceeds 55 $^{\circ}C$.

Typical Applications



Étude de la cellule d'entrée

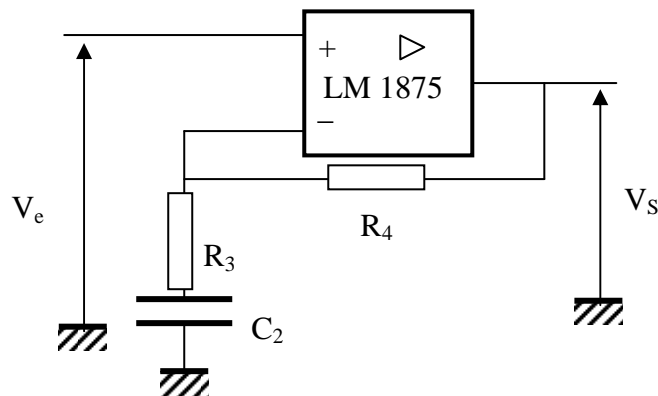
- 1) Calculez la fonction de transfert de la cellule d'entrée ci-dessous en $j\omega$ puis en Laplace. Tracer le diagramme de Bode en amplitude de la fonction de transfert.



- 2) Donnez les caractéristiques de ce filtre et en déduire son utilisation.

Etude de l'A.O

On considère le schéma simplifié suivant, extrait de la fiche d'application :



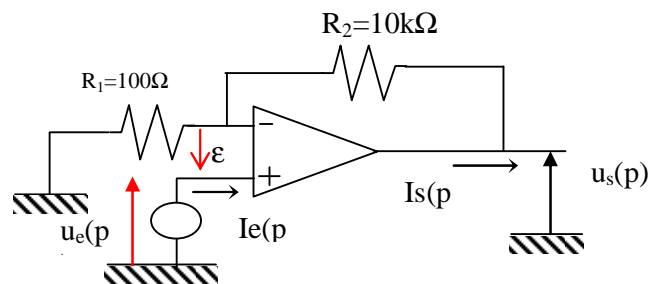
- 3) Calculez la fonction de transfert de ce montage en utilisant la transformée de Laplace, en supposant que l'AO se comporte idéalement. Tracez le diagramme de Bode de ce montage ? Précisez les valeurs numériques.
- 4) Comment se comporte ce montage dans la bande de fréquence audio ?
- 5) Vérifiez l'hypothèse de l'AO idéal à posteriori en vous servant des données du constructeur. Vous pouvez même établir le modèle fréquentiel d'ordre 1 du LM1875.

Exercice analogique n°6 – Connexion en cascade de montages à base d'A.O en contre réaction

Soit un amplificateur opérationnel caractérisé par les données constructeur suivantes :

- un gain statique $G_0=10^4$ et une constante de temps $T_0=1,6\text{ms}$
- des impédances d'entrée et de sortie, considérées comme des résistances ont pour valeurs respectives $R_e = \varepsilon/i_e = 100 \text{ k}\Omega$ et $R_s = u_s/i_s = 100 \Omega$

On précise que son amplitude de tension de sortie maximum est $S_{MAX} = \pm 10\text{V}$. On considère les amplificateurs opérationnels comme étant parfait. On s'intéresse à un montage amplificateur basé sur le montage ci-dessous.



- 1) Calculer le gain statique $A_0 = u_s/u_e$ du montage.
- 2) En déduire la fréquence de coupure à -3dB , et la constante de temps τ_0 du montage bouclé.
- 3) Tracer sur un même diagramme, la représentation asymptotique de $G(f)$ et $A(f)$ dans le plan de Bode.

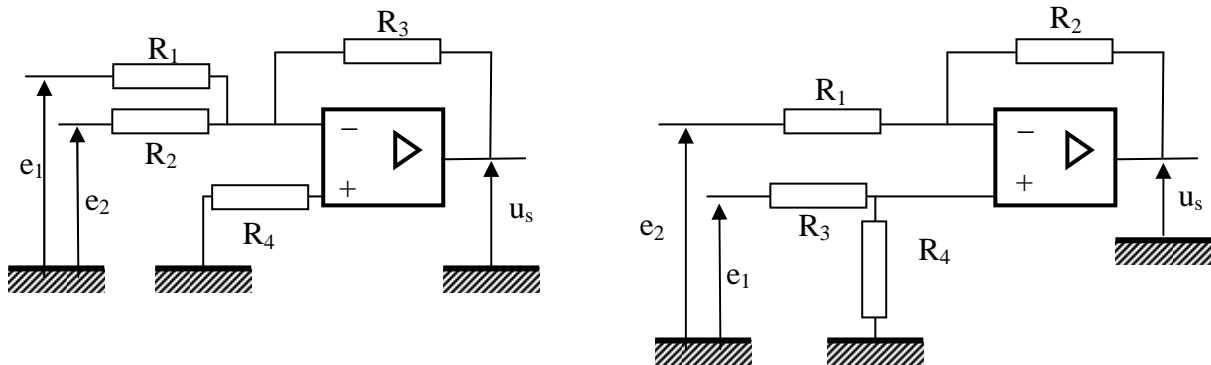
On connecte en cascade deux montages identiques à celui étudié précédemment.

- 4) En considérant l'étude qualitative du problème d'adaptation d'impédance, qu'elle est l'expression du gain global $K(p)=u_{s2}(p)/u_{e1}(p)$ de ce dispositif ?
- 5) Donner les valeurs numériques du gain statique K_0 et de sa constante de temps τ_0 .
- 6) Tracer sur un même diagramme, la représentation asymptotique de $G(f)$ et $K(f)$
- 7) Pour quelle fréquence f_2 , a-t-on une chute à -3dB du gain du système ?

Exercice analogique n°7 – Amplificateurs différentiels / d'instrumentation

On étudie deux montages « similaires ». On pourra considérer un modèle idéal d'AO pour une première approche, puis éventuellement prendre en compte le gain fini en boucle ouverte et/ou l'impédance d'entrée R_e finie.

- 1) On considère les deux montages suivants. Montrer que, moyennant une relation liant les 4 résistances, l'un d'entre eux permet d'obtenir une amplification de type différentiel ($u_s = A_d (e_1 - e_2)$), où A_d est le gain différentiel et ne dépend que du rapport R_2/R_1 . Préciser aussi la fonction de l'autre montage.

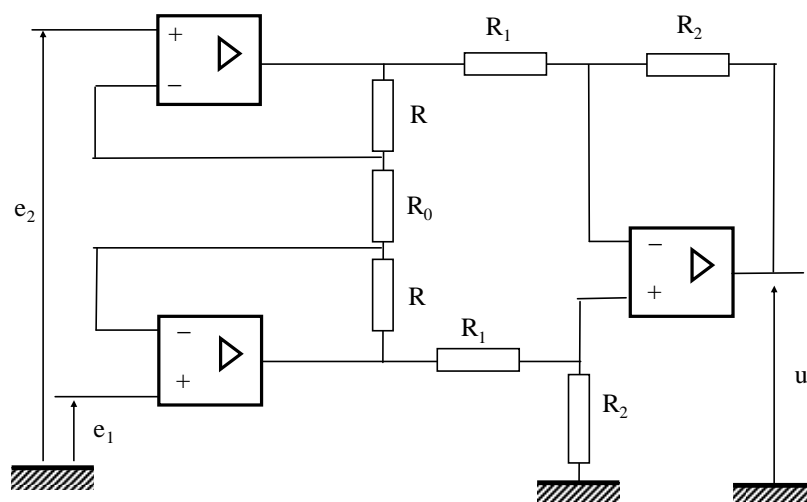


- 2) Caractéristiques de l'amplificateur différentiel : déterminez les résistances d'entrée de chaque voie, définies par :

$$R_{e1} = \left(\frac{e_1}{i_{e1}} \right)_{e_2=0} \quad \text{puis} \quad R_{e2} = \left(\frac{e_2}{i_{e2}} \right)_{e_1=0}, \quad i_{e1} \text{ et } i_{e2} \text{ étant les courants d'entrées sur chaque voie.}$$

- 3) Un capteur flottant délivrant un signal très faible peut être modélisé par une source de tension sinusoïdale $e(t)$ (contenant l'information) en série avec une résistance élevée, par exemple $100 \text{ k}\Omega$ pour fixer les idées. Faire le choix numérique des composants, sachant que l'on accepte une variation maximale de 1% du signal lorsqu'on connecte le capteur à l'amplificateur, et que le gain désiré est de 40dB. Ce montage serait-il viable avec un A.O. standard type 741 ?

Montage amélioré : l'amplificateur d'instrumentation

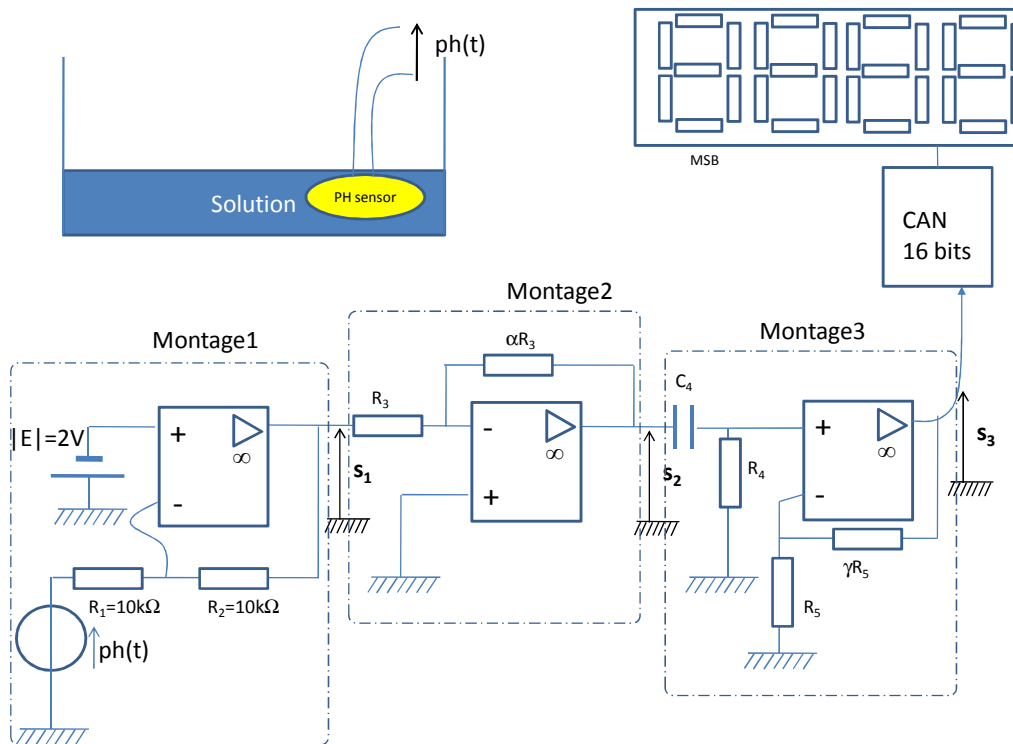


- 4) Déterminez le gain différentiel A_d de ce montage en fonction des caractéristiques de ses composants.
- 5) Quel est l'avantage de ce montage par rapport au précédent ?

Exercice analogique n°8 – Etude d'un capteur de pH

Le fabricant d'un capteur PH délivrant une tension $ph(t)$, vous vend un système d'acquisition et de traitement analogique et numérique du signal ; qui se décompose en différents étages électroniques présentés ci-après ; où on considèrera les Amplificateurs opérationnels parfaits (ou idéaux) ayant des tensions de saturation non symétriques égales respectivement à +15V et -10V.

Le constructeur précise la relation en tension du capteur : $ph(t) = 0.25 \cdot 10^{-2} [PH]$, avec $[PH]$ valeur du PH comprise entre 1 et 13.



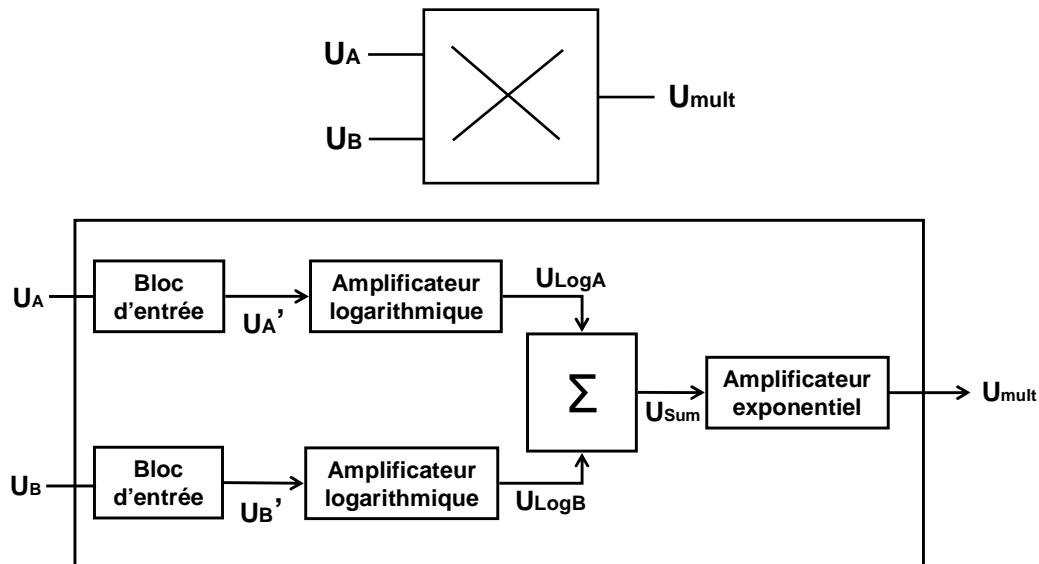
- 1) Démontrer que s_1 est un signal qui se met sous l'expression $s_1 = a + b \cdot [PH]$, où vous déterminerez les valeurs (et le signe) des constantes a et b .
- 2) Précisez la fonction du montage 2 qui induit la fonction de transfert s_2/s_1 .
- 3) Précisez la valeur maximale de α que le montage électronique 2 autorisera sans dégrader la mesure.

Dans la suite du problème on supposera $\alpha = 2$.

- 4) Estimer la plage de tension d'évolution associée à la variation du $[PH]$ au niveau du signal s_2 . Comment améliorer la précision d'observation ?
- 5) On connecte le montage3, pour lequel on vous demande d'établir l'expression de la fonction de transfert du filtre amplificateur passe haut s_3/s_2 .
- 6) Tracer le diagramme de Bode de cette fonction de transfert, en considérant $\gamma = 99$, et en précisant la valeur des fréquences de coupure et du gain stationnaire.
- 7) Le $[PH]$ étant une fonction qui varie à 5Hz, donner une valeur autorisée pour C_4 qui restera compatible avec votre mesure. On impose $R_4 = 10k\Omega$.

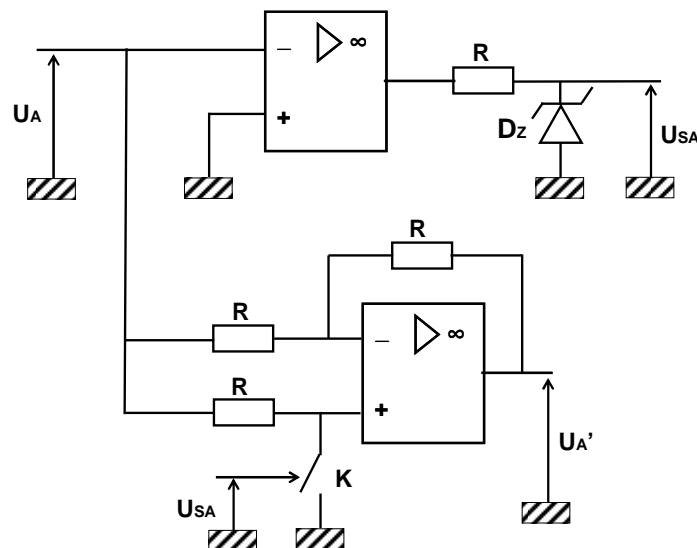
Exercice analogique n°9 – Multiplieur analogique

La fonction de multiplication est cruciale en télécommunication. Elle est utilisée dans des opérations de modulation et de détection du niveau de puissance. La figure ci-dessous présente le schéma bloc d'un multiplieur analogique. On se propose d'étudier son fonctionnement.



Analyse du bloc d'entrée

Le schéma ci-dessous décrit la structure du bloc d'entrée. Celui-ci est identique pour les entrées A et B. D_z est une diode Zener de tension de Zener = 5 V. K est un interrupteur logique commandé en tension. Si la commande de K est à l'état '0', K est ouvert ; si elle est à l'état '1', K est fermé.



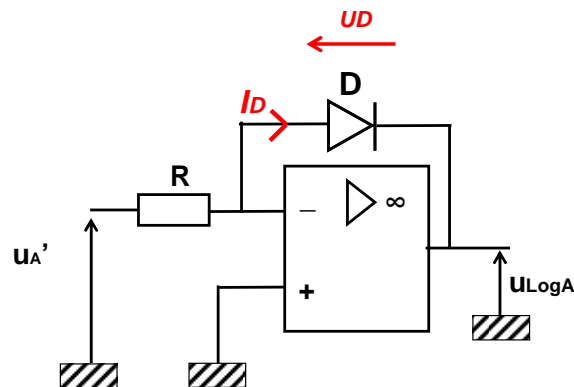
- 1) Déterminez la valeur du signal de sortie U_{SA} . Quelle est la fonction assurée par la partie supérieure de ce bloc ?
- 2) Donner l'expression de U_A' en fonction de U_{SA} et de U_A . Quelle est la fonction assurée par la partie inférieure de ce bloc ?

Amplificateur logarithmique

Le schéma ci-dessous présente un montage amplificateur logarithmique. D est une diode. Le courant traversant la diode I_D et la tension U_D à ses bornes sont reliés par la formule suivante :

$$I_D = I_S \times \left(\exp\left(\frac{U_D}{U_T}\right) - 1 \right)$$

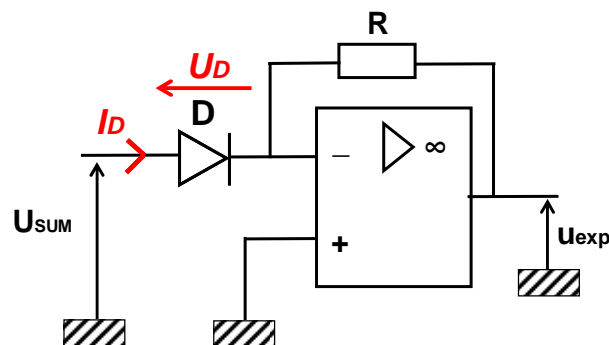
avec I_S de l'ordre de quelques centaines de nA (dépendant de paramètres technologiques et de la température) et U_T égal à 26 mV à température ambiante.



- 3) Déterminez l'expression de la tension de sortie U_{LogA} en fonction du signal d'entrée U_A' .

Amplificateur exponentiel

Le schéma ci-dessous présente un montage amplificateur exponentiel. La diode D est supposée identique à celle utilisée dans le montage amplificateur logarithmique.

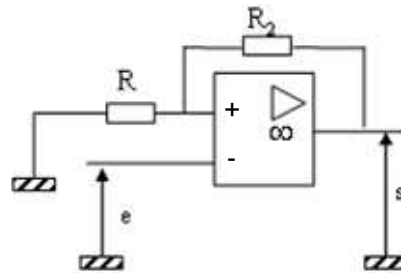


- 4) Déterminez l'expression de la tension de sortie U_{exp} en fonction du signal d'entrée U_{SUM} .
- 5) En entrée du montage exponentiel, faut-il un montage sommateur inverseur ou non inverseur. Proposez un schéma électrique du sommateur et l'expression du signal de sortie U_{SUM} en fonction des entrées U_{LogA} et U_{LogB} .
- 6) En déduire que le signal de sortie est proportionnel au produit des entrées U_A et U_B .

Electronique numérique

Exercice numérique n°1 – Etude d'un montage à électronique saturée

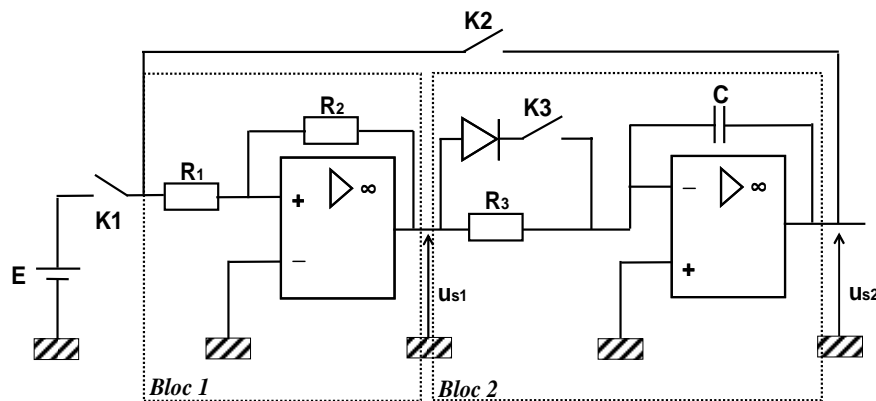
On considère le montage suivant où l'A.O est supposé idéal. Les tensions d'alimentation sont +/- 15Volts, les composants sont respectivement définis par les valeurs numériques $R_2=100k\Omega$, $R=1k\Omega$.



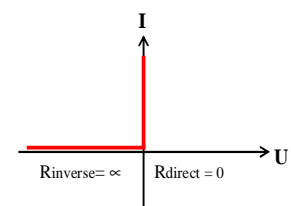
- 1) Identifier le type de montage réalisé et tracer la caractéristique $s(e)$ en précisant les valeurs numériques importantes et nécessaires.
- 2) Tracer la réponse à un signal $e(t) = 0.5 \sin(2\pi t)$, en supposant qu'à $t=0$, $s(t) = -15V$.

Exercice numérique n°2 – Générateur d'horloge

Les amplificateurs opérationnels du dispositif présenté dans la figure ci-dessous sont supposés parfaits. On précise que leurs amplitudes de tension de sortie maximum sont $S_{MAX} = +/- 15V$.



Caractéristique I(V) de la diode



On donne : $E = 10 V$, $R_1 = 10 K\Omega$, $R_2 = 3 K\Omega$, $R_3 = 30 K\Omega$, $C = 0.1 \mu F$

Les trois interrupteurs K1, K2, K3 sont dans un premier temps ouverts.

- 1) Donner de manière qualitative les propriétés des deux circuits en les étudiant séparément (Type de bouclage, comportement en sortie ...).
- 2) Préciser les relations qui existent entre sortie et entrée de chacun des deux circuits (valeurs des seuils pour le bloc 1, fonction de transfert pour le bloc 2).

Les interrupteurs K2 et K3 restent ouverts, on ferme K1 à l'instant $t = 0$:

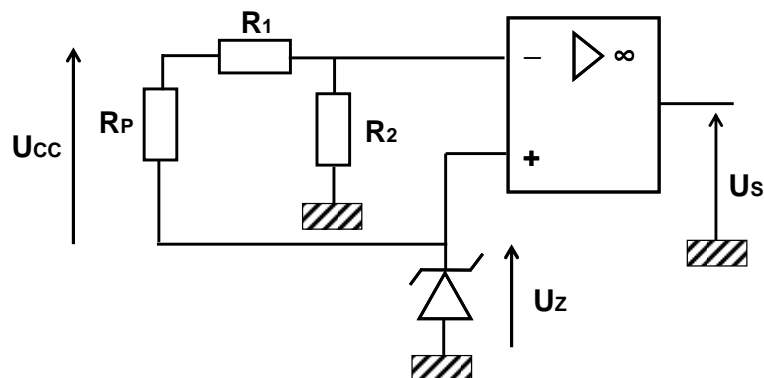
- 3) Représenter les signaux $e(t)$, $s_1(t)$, $s_2(t)$ (On supposera que $s_1(t=0) = -S_{MAX}$ et que $s_2(t=0) = 0$).
- 4) Même question que ci-dessus lorsqu'on ouvre K1 à l'instant $t = 4ms$.

Les interrupteurs K1 et K3 restent ouverts, on ferme K2 à l'instant $t = 5ms$:

- 5) Expliquer le fonctionnement du dispositif
- 6) Représenter sur le même dessin (chronogramme) que précédemment l'évolution des signaux $s_1(t)$ et $s_2(t)$.
- 7) Calculer la période puis la fréquence des signaux obtenus pour $R = 30k\Omega$; puis pour $R = 7,5k\Omega$.
- 8) Reprendre les questions 5 et 6 avec K3 fermé ($t = 15ms$), la diode ayant la caractéristique idéale $I(V)$ donnée dans la figure.

Exercice numérique n°3 – Surveillance d'alimentation d'un téléphone portable

Dans les systèmes embarqués (téléphone portable, ordinateur portable, automobile, satellite, ...), une chute de la tension d'alimentation fournie au système par une pile, une batterie ou un accumulateur, peut s'avérer désastreuse : pertes d'informations dans les mémoires, dysfonctionnement du système lors d'une opération critique, ... Afin d'éviter toute situation catastrophique, un système de surveillance de l'alimentation est requis. Un exemple de surveillance de la tension d'alimentation d'un téléphone portable est présenté à la figure ci-dessous. On souhaite détecter une chute d'alimentation de 20 % de la tension d'alimentation U_{cc} . Dès que celle-ci passe sous ce seuil, une alarme et une procédure de sauvegarde sont enclenchées.



La tension d'alimentation est fournie par une batterie de 3.6 V. La diode Zener est de type BZX79-C2V4, caractérisée par une tension de Zener de 2.4 V, un courant minimal de polarisation de 5 mA et une puissance maximale de 500 mW.

- 1) Calculer les valeurs de R_1 et R_2 qui permettent de détecter une chute de la tension.
- 2) Quelle est la valeur minimale à donner à la résistance de polarisation R_p ? Quelle est la valeur maximale ?

BZX79 series Voltage regulator diodes

FEATURES

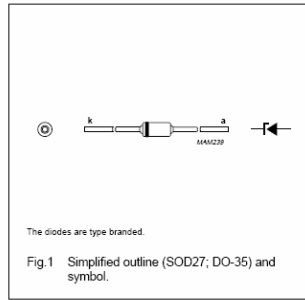
- Total power dissipation: max. 500 mW
- Two tolerance series: $\pm 2\%$, and approx. $\pm 5\%$
- Working voltage range: nom. 2.4 to 75 V (E24 range)
- Non-repetitive peak reverse power dissipation: max. 40 W.

APPLICATIONS

- Low voltage stabilizers or voltage references.

DESCRIPTION

Low-power voltage regulator diodes in hermetically sealed leaded glass SOD27 (DO-35) packages. The diodes are available in the normalized E24 $\pm 2\%$ (BZX79-B) and approx. $\pm 5\%$ (BZX79-C) tolerance range. The series consists of 37 types with nominal working voltages from 2.4 to 75 V.



LIMITING VALUES

In accordance with the Absolute Maximum Rating System (IEC 60134).

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
I_f	continuous forward current		–	250	mA
I_{ZSM}	non-repetitive peak reverse current	$t_p = 100 \mu s$; square wave; $T_j = 25^\circ C$ prior to surge	–	see Tables 1 and 2	A
P_{tot}	total power dissipation	$T_{amb} = 50^\circ C$; note 1	–	400	mW
		$T_{amb} = 50^\circ C$; note 2	–	500	mW
P_{ZSM}	non-repetitive peak reverse power dissipation	$t_p = 100 \mu s$; square wave; $T_j = 25^\circ C$ prior to surge; see Fig.3	–	40	W
T_{stg}	storage temperature		–65	+200	$^\circ C$
T_j	junction temperature		–65	+200	$^\circ C$

Table 1 Per type, BZX79-B/C2V4 to BZX79-B/C24
 $T_j = 25^\circ C$ unless otherwise specified.

BZX79- Bxxx Cxxx	WORKING VOLTAGE V_Z (V) at $I_{Ztest} = 5$ mA				DIFFERENTIAL RESISTANCE r_{diff} (Ω)				TEMP. COEFF. S_Z (mV/K) at $I_{Ztest} = 5$ mA (see Figs 5 and 6)			DIODE CAP. C_d (pF) at $f = 1$ MHz; $V_R = 0$ V		NON-REPETITIVE PEAK REVERSE CURRENT I_{ZSM} (A) at $t_p = 100 \mu s$; $T_{amb} = 25^\circ C$	
	Tol. $\pm 2\%$ (B)		Tol. approx. $\pm 5\%$ (C)		at $I_{Ztest} = 1$ mA		at $I_{Ztest} = 5$ mA		MIN.	TYP.	MAX.	MAX.	MAX.		
	MIN.	MAX.	MIN.	MAX.	TYP.	MAX.	TYP.	MAX.	MIN.	TYP.	MAX.	MAX.	MAX.		
2V4	2.35	2.45	2.2	2.6	275	600	70	100	–3.5	–1.6	0	450	6.0		
2V7	2.65	2.75	2.5	2.9	300	600	75	100	–3.5	–2.0	0	450	6.0		
3V0	2.94	3.06	2.8	3.2	325	600	80	95	–3.5	–2.1	0	450	6.0		
3V3	3.23	3.37	3.1	3.5	350	600	85	95	–3.5	–2.4	0	450	6.0		

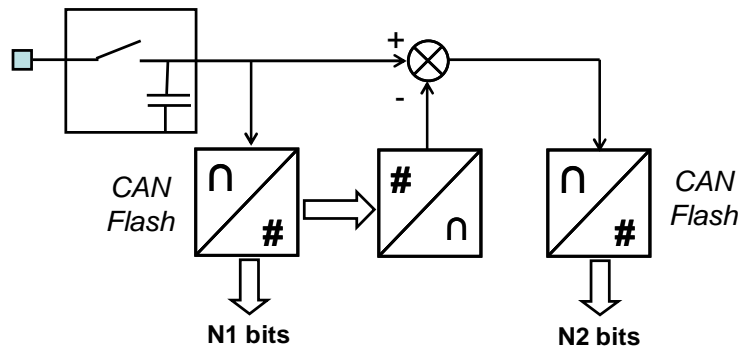
Exercice numérique n°4 – Canaux de transmission

- 1) Une liaison téléphonique numérique véhicule des échantillons binaires d'un signal analogique. Ce signal est limité en fréquence : son spectre est compris entre 0 et 4 kHz. Les échantillons sont quantifiés en amplitude puis codés sur 8 bits. Quel est, en bits par seconde (bit/s), le débit binaire minimum D_m , nécessaire pour l'établissement de cette liaison ?
- 2) Même question pour une transmission de type « Haute Fidélité » en stéréophonie, c'est à dire pour laquelle deux signaux différents sont à traiter en parallèle, sachant que les bornes des spectres sont alors [0, 15 kHz] et que les échantillons sont quantifiés en amplitude puis codés sur 16 bits.

Exercice numérique n°5 – CAN pour téléphone cellulaire

- 1) A partir de quatre résistances identiques R montées en échelle entre une source continue U_{ref} et la masse, et de trois AOP montés en comparateur, concevoir un étage pour la quantification et le codage d'un signal $x(t)$.
- 2) La sortie binaire est-elle optimale ? Comment l'améliorer ?
- 3) Le CAN ainsi obtenu est dit "flash". Nécessite-t-il un échantillonneur ?

Pour une application en téléphonie numérique mobile, les CAN flash souffrent de la consommation induite par le grand nombre de comparateurs nécessaires. Pour obtenir un meilleur compromis vitesse/consommation, la structure ci-après, associant un échantillonneur/bloqueur, deux CAN, un CNA et un soustracteur analogique, est employée.

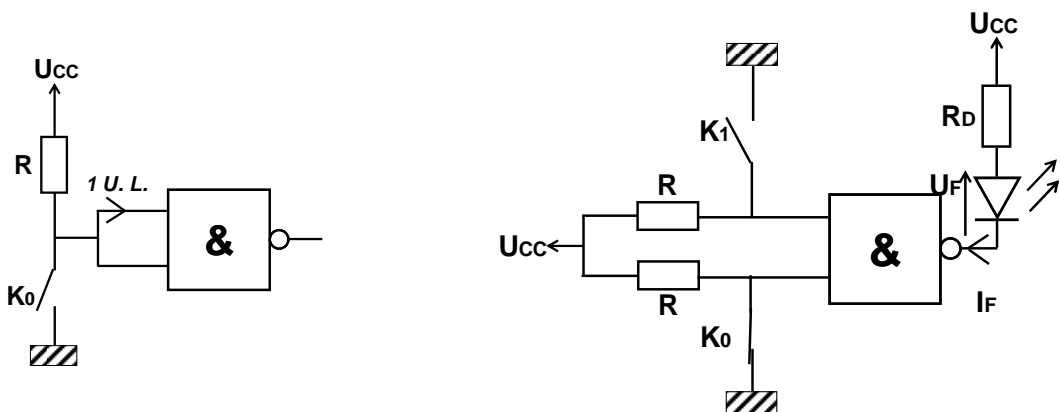


- 4) Pour un convertisseur flash "classique" donnant n bits, rappeler combien de comparateurs sont nécessaires.
- 5) Même question pour le circuit de la figure 1 ($n = n_1 + n_2$). Comparer au résultat du 4°.
- 6) Où sont ici les bits de poids fort ?
- 7) Quel est l'inconvénient de ce circuit ?

Exercice numérique n°6 – Etude d'une porte NAND TTL

On se propose d'étudier une porte logique NAND dont la référence donnée par le constructeur est 74LS00. Le tableau ci-dessous rappelle les principales caractéristiques électriques et temporelles qui diffèrent entre les technologies TTL existantes.

Type de technologie	N	L	H	S	AS	LS	ALS
Tension d'alimentation V_{cc}	5 V	5 V	5 V	5 V	5 V	5 V	5 V
$V_{oh}(min)$	2,4 V	2,4 V	2,4 V	2,7 V	2,7 V	2,7 V	2,7 V
$V_{ih}(min)$	2 V	2 V	2 V	2 V	2 V	2 V	2 V
$V_{ol}(max)$	0,4 V	0,3 V	0,4 V	0,5 V	0,5 V	0,5 V	0,5 V
$V_{il}(max)$	0,8 V	0,8 V	0,8 V	0,8 V	0,8 V	0,8 V	0,8 V
Retard de propagation	10 ns	33 ns	6 ns	3 ns	1,5 ns	9,5 ns	4 ns
Consommation	10 mW	1 mW	22 mW	19 mW	20 mW	2 mW	1 mW
Entrance* à l'état haut (IUL)	40 μ A	10 μ A	50 μ A	50 μ A	200 μ A	20 μ A	20 μ A
Entrance* à l'état bas (IUL)	1,6 mA	180 μ A	2 mA	2 mA	2 mA	400 μ A	200 μ A
Sortance* à l'état haut (IUL)	400 μ A	200 μ A	500 μ A	1 mA	2 mA	400 μ A	400 μ A
Sortance* à l'état bas (IUL)	16 mA	3,6 mA	20 mA	20 mA	20 mA	8 mA	8 mA



Soit le montage présenté sur la figure de gauche dans lequel on considère que l'interrupteur K0 est ouvert.

- 1) Quel est le niveau logique appliqué aux entrées de la porte NAND ?
- 2) Quel est le niveau de tension minimum qui correspond à ce niveau logique ? Donner sa valeur.

- 3) Représenter sur le schéma électrique le sens de circulation du courant I_R dans la résistance ainsi que le sens des vecteurs tension associés au niveau logique d'entrée et aux bornes de la résistance R que vous noterez U_R .
- 4) Quelle est la valeur de R_{max} qui permet de maintenir ce niveau logique ?

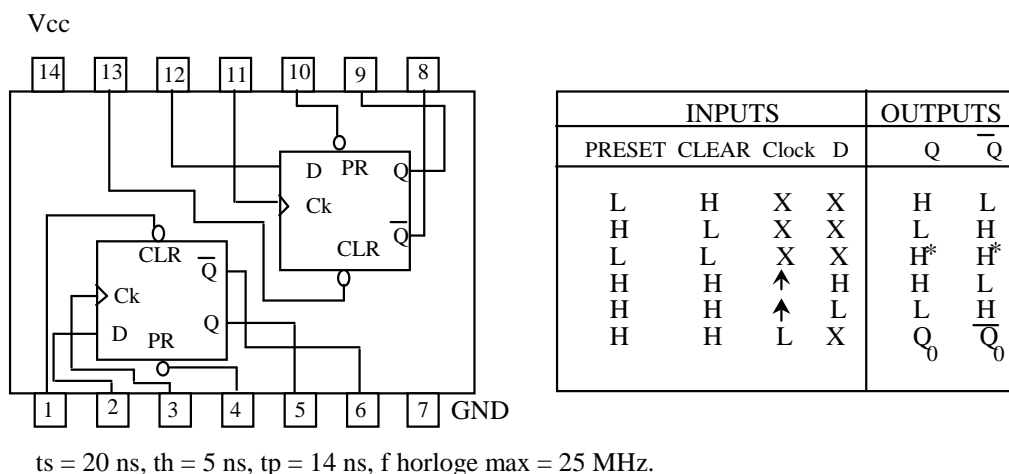
On considère maintenant le montage présenté sur la figure de droite ci-dessus, où les interrupteurs K_0 et K_1 sont respectivement fermé et ouvert. Pour réaliser ce montage, l'utilisateur a le choix entre les technologies AS et LS.

- 5) La position relative des interrupteurs K_0 et K_1 permet-elle d'allumer la diode électroluminescente (DEL) ? Si oui, justifier votre réponse. Dans le cas contraire, quelle doit être la position de K_0 et K_1 ?
- 6) Sachant que la tension de seuil notée V_F d'une DEL de couleur orange est 2V et que la résistance de polarisation $R_D = 270 \Omega$ (Série E12), déterminer la valeur du courant I_F maximum qui traverse la diode. Les deux technologies AS et LS conviennent-elles ? Justifier votre réponse.

Exercice numérique n°7 – Compteurs en BCD

Soit le circuit fourni par Texas Instruments TEXAS INSTRUMENTS D-74HC74, dont les caractéristiques essentielles sont données ci-dessous. Ce circuit inclut deux bascules D synchronisées sur front montant.

- 1) Concevoir un élément de comptage asynchrone binaire. Vérifier que les conditions de bon fonctionnement sont respectées.
- 2) Quelle est la fréquence maximale d'utilisation vis à vis du circuit intégré ? Vis à vis de la fonction comptage ?
- 3) Même question mais avec un compteur asynchrone BCD.
- 4) Identifier l'inconvénient majeur du circuit ainsi réalisé.

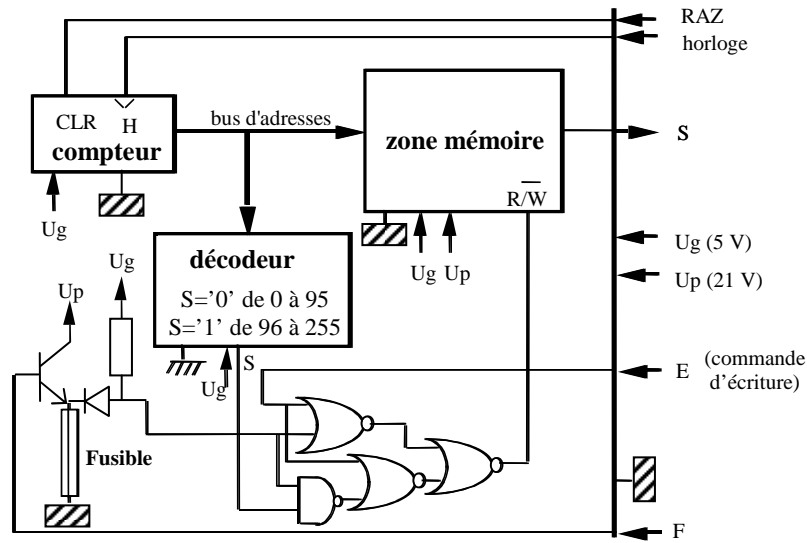


Exercice numérique n°8 – Télécarte

La figure ci-dessous donne le schéma de principe d'une carte à puce à mémoire.

- 1) Considérant le champ d'application de ce dispositif, quels sont les types de mémoires utilisables ?
- 2) La zone mémoire compte 256 bits adressables individuellement. Pourquoi un compteur est-il utilisé pour adresser cette mémoire, et pourquoi une commande RAZ est-elle indispensable ? Quelle doit être la capacité du compteur ?
- 3) Quel effet physique l'application d'une tension positive sur le contact F provoque-t-elle ? Quelles en sont les conséquences sur le fonctionnement du dispositif ?

- 4) Dans le cas d'une carte téléphonique, quelles sont les zones de la mémoire devant être réservées à l'écriture a) de données telles que le numéro d'identification et la capacité de la carte, b) des bits (1) représentant la consommation téléphonique de l'utilisateur ? A quel moment de la vie de la carte utilise-t-on le contact F ?



(d'après le brevet de Roland Moreno, 1975)

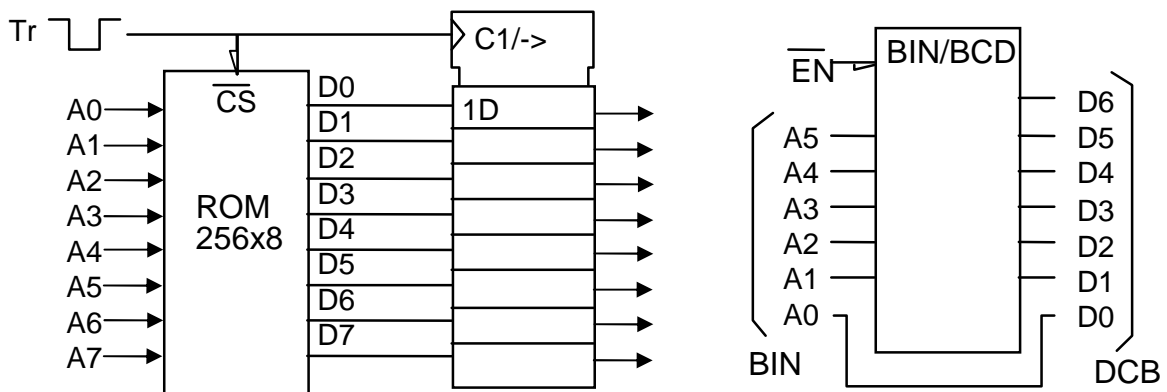
Exercice numérique n°9 – Transfert mémoire

On souhaite transférer des données d'une mémoire morte vers un registre, en utilisant le montage (a) ci-dessous. La mémoire a les paramètres de synchronisation suivants : $t_{acc} = 250 \text{ ns}$, $t_{OE} = 120 \text{ ns}$.

- 1) Si l'adresse est appliquée 500 ns avant l'impulsion de transfert, quelle doit être sa durée minimale au niveau bas.
- 2) Même question si l'adresse est appliquée 70 ns avant l'impulsion.

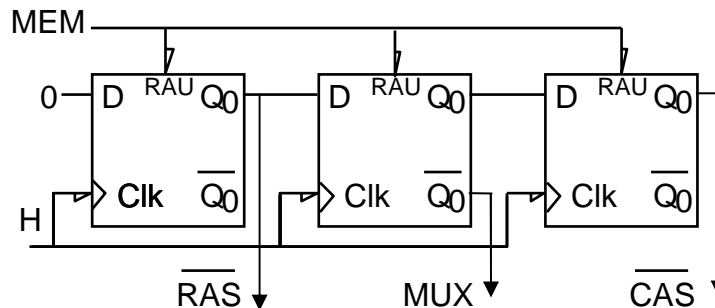
La figure (b) représente une mémoire morte utilisée pour la conversion binaire/BCD : elle code une entrée binaire de 6 bits en une sortie BCD de deux chiffres.

- 3) Quelle est la capacité du système côté BCD et côté binaire ?
- 4) Indiquer la position des poids faibles à l'entrée et à la sortie, et le regroupement des bits de sortie pour former les deux chiffres BCD.
- 5) Quel doit être le contenu des adresses 100101 et 111111 ?



Ci-dessous est présenté un circuit qui génère les signaux nécessaires à la gestion de l'adressage d'une mémoire vive dynamique dont l'entrée "adresse" est de n bits, par une UCT dont le bus d'adresses est de $2n$ bits. On utilise pour cela n multiplexeurs de 2 vers 1.

- 6) Quand le signal MEM de demande d'adressage est-il actif ?
- 7) Tracer les chronogrammes de H, MEM (change d'état sur front montant de H), MUX (adresse de sélection des multiplexeurs) RAS et CAS (actifs tous les deux sur fronts descendants). Pour H de 10 MHz, quelle est la durée minimum du signal "MEM" ?

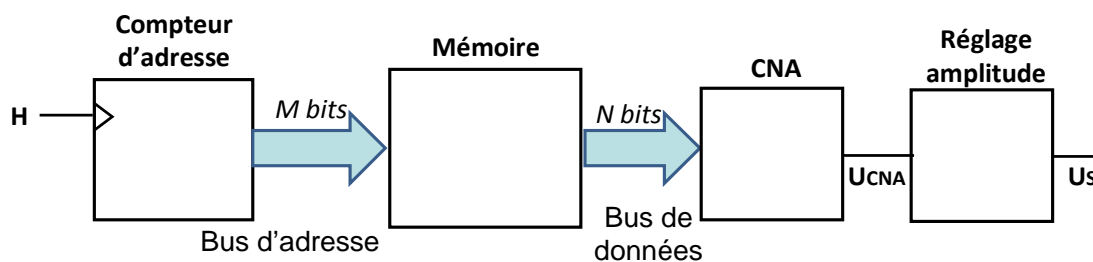


Exercice numérique n°10 – Générateur de signaux périodiques

On souhaite mettre au point un générateur de signaux périodiques (sinusoïdaux, carré, triangle) à fréquence et à amplitude programmable. La plage de fréquence du signal de sortie doit couvrir la bande 1 Hz – 50 kHz.

La figure ci-dessous présente le schéma bloc du système. Le générateur emploie une méthode de synthèse numérique du signal. Pour chacune des formes à générer (sinus, carré, triangle), le signal a été au préalable échantillonné sur une période, avec 1024 points par période, puis numérisé sur N bits. Les 1024 mots binaires issus de la conversion ont enfin été inscrits dans une mémoire. Ainsi, à chaque adresse de la mémoire correspond un point du signal à générer. L'adressage de la mémoire commence à partir de l'adresse binaire 0.

Pour générer le signal, le contenu de la mémoire est lu en boucle par l'intermédiaire d'un compteur d'adresse, qui s'incrémente régulièrement. Le compteur d'adresse est synchronisé par un signal d'horloge H. La donnée fournie par la mémoire est ensuite convertie par un convertisseur numérique analogique (CNA) en un signal analogique UCNA. Le signal est ensuite transmis à un étage à gain variable permettant d'ajuster l'amplitude du signal de sortie U_s .



- 1) Est-il plus judicieux d'employer une mémoire vive ou une mémoire morte pour cette application ?
- 2) Déterminer le nombre de bits minimal N permettant d'obtenir une résolution inférieure ou égale à 0.5 %.
- 3) Quelle doit être la taille en nombre de bit M du bus d'adresse ?
- 4) Etablir la relation entre la fréquence du compteur d'adresse et la fréquence du signal de sortie ? Quelle est la fréquence de l'horloge du compteur d'adresse si la fréquence du signal de sortie est de 1 Hz ? Si elle est de 50 kHz ?
- 5) Vous disposez de deux mémoires EEPROM fournies par deux constructeurs différents, appelées mémoire A et mémoire B. La mémoire A présente un temps d'accès en lecture de 10 ns, la mémoire B de 20 ns. Quelle mémoire choisissez-vous ? Justifier votre réponse.
- 6) On souhaite réaliser le compteur d'adresse à partir d'un compteur asynchrone formé de bascules D. Proposez un schéma électrique du compteur d'adresse. Quel doit être la valeur maximale des temps de propagation de chacune des bascules D ?